

10 727 220  
12/20/05

(19) Republic of France

National Institute  
of Industrial Property

PARIS

(11) Publication Number: 2 662 896

(21) Nat'l Registration No.: 91 06599

(51) Int'l Cl: H 05 K 1/18, 3/30; G 06 K 19/067

(12)

## APPLICATION OF PATENT OF INVENTION

A1

(22) Deposit Date: 05/31/91

(30) Priority: 06/01/90 JP 14363690

(43) Laid Open Date of the Application: 12/06/91  
Bulletin 91/49.

(56) List of documents mentioned in the research report:  
*The research report wasn't established at the  
publication date of the application.*

(60) References to other national related  
documents:

(71) Applicant(s): Company: KABUSHIKI KAISHA  
TOSHIBA - JP.

(72) Inventor(s): Wada Kazunobu

(73) Owner(s):

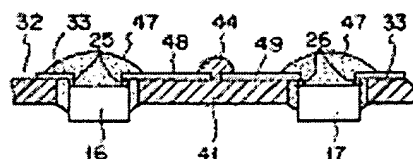
(74) Attorney(s): Beau de Lomenie Law Office

(54) Substrate for mounting electrical components

(57) The invention relates to structures for mounting  
electrical components.

A substrate supports a central unit (16) and a driving  
circuit of visualization device (17). A first connecting wire (48)  
going from the central unit (16) toward the driving circuit (17),  
and a second connecting wire (49) going from the driving  
circuit (17) toward the central unit (16), are formed on the  
substrate. Central unit (16) and driving circuit (17) are con-  
nected to the first and second connecting wires (48, 49) by  
means of an element (47) ensuring a hermetic coating. The  
end of the first connecting wire (48) is connected to that of  
second connecting wire (49) by a brazing material (44).

Application to integrated circuits boards.



**THIS PAGE BLANK (USPTO)**

The present invention relates to a substrate for mounting electrical components such as high level integration circuits (or LSI circuits), and is used for example as integrated circuits boards.

In general, each integrated circuits board comprises a substrate on which a certain number of high level integration circuits, or LSI circuits (electrical components) are mounted.

When LSI circuits are used before being connected to each other, they are subjected to quality control before incorporating them in an integrated circuits board.

Following two methods are used for the quality control:

As it is shown in figure 10, in a first method, LSI circuits 101 are controlled in a state wherein they are mounted on respective substrates 102, and the substrates are then connected together.

In a second method, LSI circuits are mounted on a substrate (not shown here), and they are then controlled in a state wherein they are connected together.

However, the first method is disadvantageous from the fact that substrates 102 must be aligned with high precision insofar as they are connected after the quality control accomplishment of LSI circuits, and also from the fact that the structure comprising two connected substrates may easily be broken when it is curved or exposed to a sudden temperature change.

On the other hand, when LSI circuits are controlled under the

**THIS PAGE BLANK (USPTO)**

condition wherein they are connected together, the following problems appear:

Even if a defect is detected, it is impossible to determine the LSI circuit which is defective.

In addition, when LSI circuits are connected, one of the LSI circuits drives the other. To make a control in this state, it is necessary to have a signal line for designating a test mode, this fact means that it is necessary to provide an additional wire which is not used after the accomplishment of a chip production.

Moreover, programs are necessary for controlling one of the LSI circuits by means of the other, and to have at the output a control result. Furthermore, due to the fact that one of the LSI circuits controls the other, the time necessary for making a control is unavoidably long.

The invention purpose is to supply a substrate for mounting the electrical component which may be done without a precise alignment, and which allows one to independently control each of the electrical components mounted on the substrate.

To attain this goal, the invention provides a substrate designed to support the first and second electrical components, with an interval between them; a first conducting material, formed on the substrate, which extends from the first electrical component to the second electrical component; a second conducting material, formed on the substrate, which extends from the second electrical component to the first electrical component, and which has an end which is slightly separated

**THIS PAGE BLANK (USPTO)**

from the first conducting material; first connecting means which connect the first electrical component to the first conducting material and which connect the second electrical component to the second conducting material; and second connecting means which connect together the ends of the first and second conducting materials.

According to another aspect, the invention supply a substrate for automatically mounting components on tape, or TAB (Tape Automatic Bonding) substrate, supporting the first and second electrical components, with an interval between them, the first and second electrical components comprising electrodes; a first circuit formed with conducting material and printed on the TAB substrate, a first circuit extending from the first electrical component toward the second electrical component; a second circuit formed with conducting material and printed on TAB substrate, the second printed circuit extending from the second electrical component toward the first electrical component, and having one ends slightly separated from the first circuit; first connecting means which connect the first electrical component to the first circuit; and second connecting means which connect together the ends of first and second printed circuits.

Other characteristics and advantages of the invention will be better understood at the reading of description of the preferred embodiments, which will follow, provided as non-limiting examples. The description continuation is referred to annexed drawings wherein:

Figure 1 is a plane view showing the central unit (UC) and a

**THIS PAGE BLANK (USPTO)**



driving circuit of the electroluminescent diodes (or DEL) mounted on a substrate printed in conformance with the invention embodiment.

Figure 2 is a plane view showing an integrated circuits board wherein the printed substrate is incorporated;

Figure 3 is an exploded view showing the internal structure of the integrated circuits board;

Figure 4 is a plane view showing the internal structure of an integrated circuits board observed from the side of its front surface;

Figure 5 is cross-sectional view showing a central unit and a driving circuit of electroluminescent diodes, which are mutually connected and mounted on the printed substrate;

Figure 6 is a plane view showing the connection between the central unit and the driving circuit of electroluminescent diodes which are shown in figure 5;

Figure 7 is an enlarged plane view showing a junction of the wires;

Figure 8 is an enlarged plane view showing a first junction of the wires;

Figure 9 is an enlarged plane view showing a second junction of the wires;

Figure 10 is a cross-sectional view showing a device with classical printed circuits board.

Now, let explain in detail the integrated circuits board of the invention with reference made to figures 1 - 9 which show an embodiment of the invention.

**THIS PAGE BLANK (USPTO)**

Figure 2 shows the integrated circuits board. This integrated circuits board is made as it is shown in figure 3. More precisely, in figure 2, reference 1 designates a front plate which comprises a magnetic track 2, a visualization window 3, a keyboard 4 and openings 5, through which protrude contacts 21.

A personal or professional information is recorded in track 2. Visualization window 3 displays for example a sale, a time limit or past professional data, when keyboard 4 is activated.

As it is shown in figure 3, a spacer 6 is placed under front plate 1, and it comprises an opening 7 aligned with the visualization window 3, as well as a set of openings 8 wherein the keys of keyboard 4 are adapted, and an opening 9 which is aligned with opening 5 of front plate 1.

Membrane switches 10 are placed under spacer 6, and they may be opened and closed by keyboard 4.

A flexible printed circuit substrate 11 is placed under switches 10, and it is connected to a principal printed substrate (TAB substrate) 12, as well as a battery 13. Membrane switches 10 and a liquid crystal visualization device 23 are connected to principal printed substrate 12. Visualization device 23 is aligned with the visualization window 3 of the front plate 1.

A plastic barrier 14 is placed under the printed circuit substrate, and it forms a peripheral part external to the integrated circuits board.

A rear plate 15 is placed under the plastic barrier 14.

**THIS PAGE BLANK (USPTO)**

As it is shown in figure 4 (figure 4 shows TAB substrate 12 viewed from the side of the rear plate), a central unit 16 which constitutes the first electrical component of an integrated circuits board having various clock, processing, etc. functions and a driving circuit 17 of the liquid crystal visualization device 23, making up the second electrical component, are mounted on substrate 12, by an automated connection for components placed on tape (which is called hereafter "TAB connection").

Printed circuit substrate 11 comprises in addition a network of capacitors 18, a quartz oscillator (electronic component 19), a plate type capacitor 20, contacts 21 and an antistatic element 22.

Contacts 21 protrude from the front plate 1, through opening 9 of spacer 6 and openings 5 of plate 1. Contacts 21 are connected to external terminals of an external device (not shown here), when the integrated circuits board is inserted into the latter.

Principal printed substrate 12 consists of a layer support 41, showing in the form of a flexible board or a rigid board, and it carries a printed circuit 32 consisting of a layer of conducting copper printed on the support, as it is shown in figure 5. Central unit 16 and driving circuit of the liquid crystal visualization device 17 are connected to circuit 32 which is formed with engraving and Sn or Au deposit, and this connection is made with a connection technique of internal conductors (or ILB for "Inner Lead Bonding").

As it is shown in figures 5 and 6, a copper layer is deposited

**THIS PAGE BLANK (USPTO)**

on the support of layers 41, and it is then engraved, to form the only element of the first and second connecting wires 48 and 49 and conductors 33. Each pair of the first and second connecting wires 48 and 49, which are mutually aligned, have their ends slightly separated from each other. Central unit 12 and the driving circuit of the liquid crystal visualization device 17 are connected with ILB connection on the layer support 41 having the structure described above. So, electrodes (protuberances) 25 and 26 of central unit 16 and driving circuit of liquid crystal visualization device 17 are soldered with thermocompression at a temperature of 500°C, to conductors 33, and they are coated with a coating element 47 ensuring the sealing. Afterward, central unit 16 and driving circuit of liquid crystal visualization device 17 are individually controlled. If it is determined that they operate correctly, the ends of each pair of first and second connecting wires 48 and 49 are connected together, with the help of brazing material 44 (second connecting means). Support of layers 41 is then cut according to cutting line 42, to form substrate 12.

As it was described above, due to the fact that central unit 16 and driving circuit of liquid crystal visualization device 17 are subjected to quality control, before wires 48 and 49 are connected together, these components may individually be controlled, and therefore in an usual manner, this fact considerably facilitates the control. Moreover, due to the fact that a set of central units 16 and driving circuits of liquid crystal visualization device 17 are supported

**THIS PAGE BLANK (USPTO)**



by the sole printed substrate 12, the resulting structure has a sufficient mechanical resistance for not to be broken, even when it is curved or subjected to a sudden temperature change.

Although ends of wires 48 and 49 are fixed with brazing material 44 in this embodiment, they may be fixed with a conducting adhesive, a conducting layer, a connecting wire or a connecting substrate.

In addition, the invention is not limited to this embodiment, and central unit 16 and the driving circuit of liquid crystal visualization device 17 may comprise wires 51 and 52 having the fork shape, connected one to the other as it is shown in figure 8. This structure facilitates and reinforces the connection of the ends of wires 51 and 52.

Moreover, as it is shown in figure 9, a slot 63 constituting a means designed to prevent the formation of a connection, may be formed between the pairs adjacent to the ends of conducting wires 61 and 62 of central unit 16 and the driving circuit of liquid crystal visualization device 17. This slot stops the flow of brazing material 64 which fixes wires 61 and 62, this fact prevents the pair of wires from being electrically connected to another pair of wires. The slot is a through hole that is formed by cutting the substrate.

It goes without saying that numerous modifications may be brought to the described and shown device and method, without exiting from the invention.

**THIS PAGE BLANK (USPTO)**

**C L A I M S**

\*\*\*\*\*

1. Substrate for mounting electrical components, characterized by the fact that it comprises: a substrate (12) designed to support first and second electrical components (16, 17), with an interval between them; a first conducting material (48), formed on the substrate (12), and extending from the first electrical components (16) toward the second electrical component (17); a second conducting material (49), formed on the substrate (12), extending from the second electrical component (17) toward the first electrical component (16), and having an end which is slightly separated from the first conducting material (48); first connecting means (47) which connect the first electrical component (16) to the first conducting material (48), and which connect the second electrical component (17) to the second conducting material (49); and second connecting means (44) which connect together the ends of first and second conducting materials (48, 49).

2. Substrate for mounting electrical components according to claim 1, characterized by the fact that each of the first and second conducting materials (48, 49) comprises a set of wires.

3. Substrate for mounting electrical components according to claim 2, characterized by the fact that it comprises in addition means for preventing a connection (63), which prevent the mutual connection of adjacent wires of the first conducting material in the form of wires (61), and which also prevent the mutual connection of adjacent wires of the second conducting material in the form of wires (62).

4. Substrate for mounting electrical components according to claim

**THIS PAGE BLANK (USPTO)**

3, characterized by the fact that means for preventing a connection comprise slot (63) which is placed between wires of each pair of adjacent wires of first and second conducting materials in the form of wires (61, 62).

5. Substrate for mounting electrical components according to claim 1, characterized by the fact that respective ends of first and second conducting materials (48, 49) comprise configurations in the form of a fork which are designed to interpenetrate.

6. Substrate for mounting electrical components according to claim 4, characterized by the fact that the slot comprises a through hole (63) which is formed in the substrate (12).

7. Substrate for mounting electrical components, characterized by the fact that it comprises: a substrate for the automated connection of components placed on tape, or TAB substrate (12), which supports the first and second electrical components (16, 17), with an interval between them, first and second electrical components (16, 17) having electrodes (25, 26); a first circuit (48) constituted with a connecting material and printed on the TAB substrate (12), this first circuit (48) extending from the first electronic component (16) toward the second electronic component (17); a second circuit (49) constituted with a connecting material and printed on the TAB substrate (12), this second circuit (49) extending from the second electrical component (17) toward the first electrical component (16), and having an end which is slightly separated from the first circuit (48); first connecting means (47) which connect first electrical component (16) to first circuit (48), and which connect the second electrical component (17) to second circuit (49); and second connecting means (44) which mutually connect the ends

**THIS PAGE BLANK (USPTO)**

of first and second printed circuits (48, 49).

8. Substrate for mounting electrical components according to claim 7, characterized by the fact that each of the first and second circuits (48, 49) comprises a set of printed wires.

9. Substrate for mounting electrical components according to claim 8, characterized by the fact that it comprises in addition means for preventing a connection (63) which prevent adjacent wires of the first circuit (48) from being connected to each other, and which also prevent adjacent wires of the second circuit (49) from being connected to each other.

10. Substrate for mounting electrical components according to claim 7, characterized by the fact that first and second circuits (48, 49) respectively comprise ends having fork shape configuration and which are designed to be interpenetrated.

11. Substrate for mounting electrical components according to claim 9, characterized by the fact that means for preventing an electrical connection comprise a slot (63) which is formed between wires of each pair of adjacent wires of first and second printed circuits (48, 49).

12. Substrate for mounting electrical components according to claim 10, characterized by the fact that the slot comprises a through hole (63) which is formed in the substrate (12).

**THIS PAGE BLANK (USPTO)**



1/6

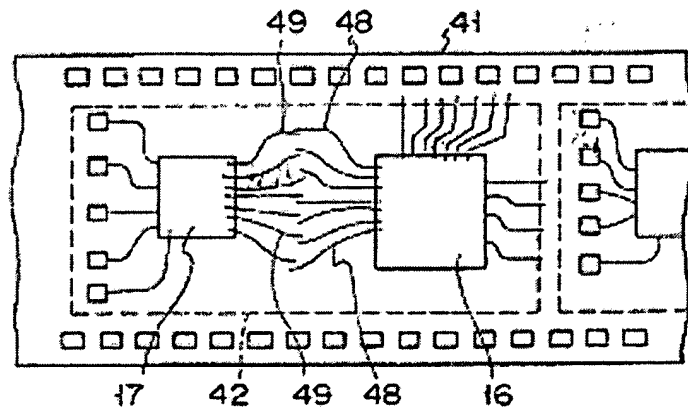


FIG. 1

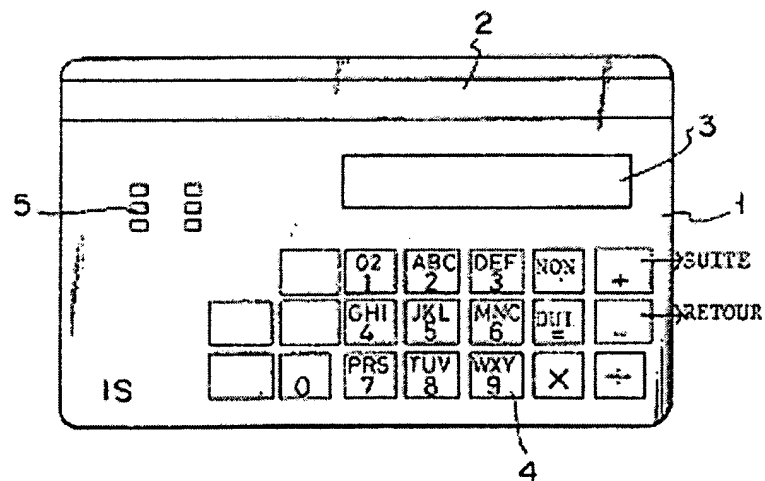


FIG. 2

**THIS PAGE BLANK (USPTO)**

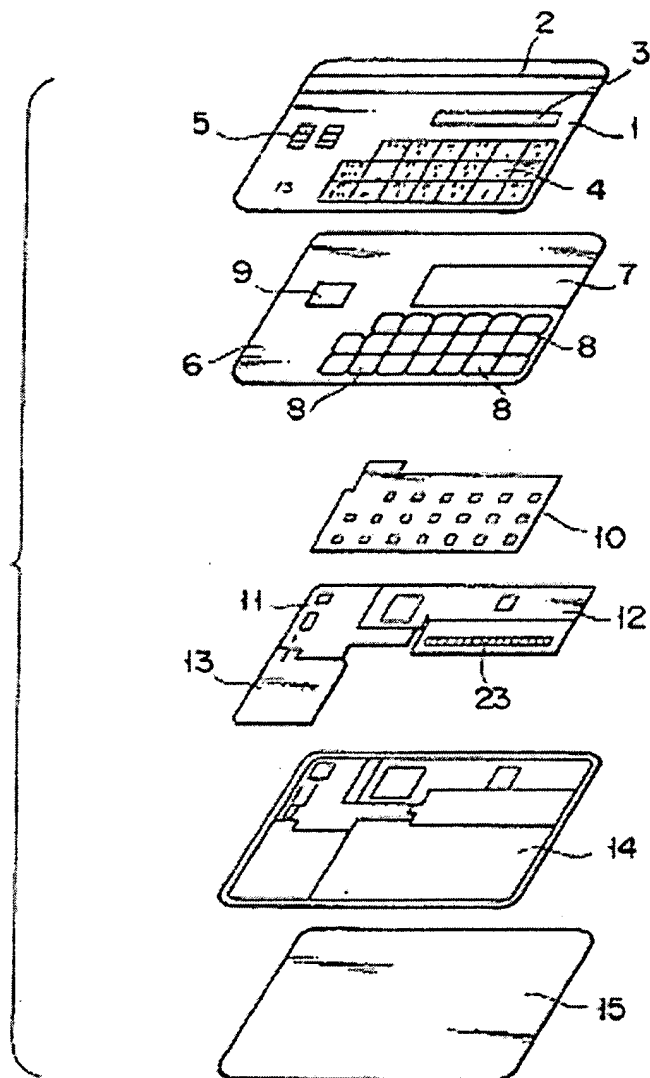


FIG. 3

**THIS PAGE BLANK (USPTO)**

3/6

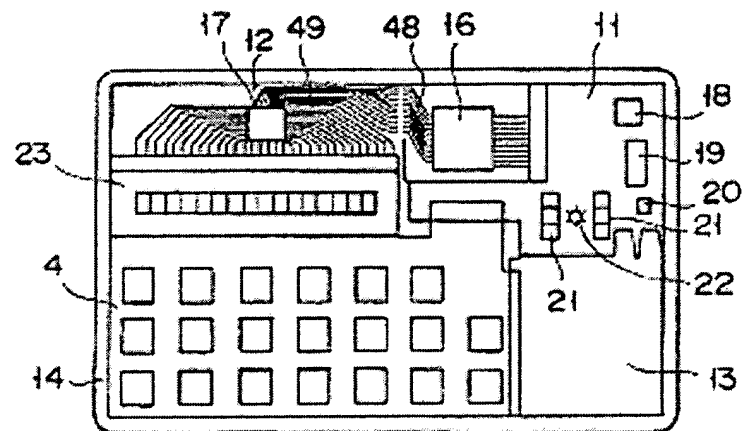


FIG. 4

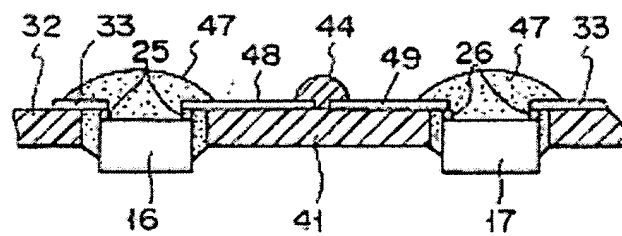


FIG. 5

**THIS PAGE BLANK (USPTO)**

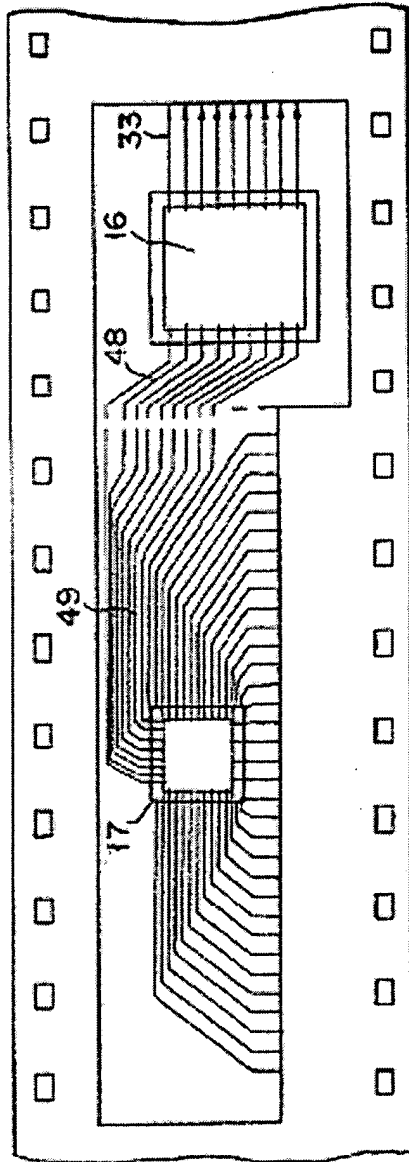


FIG. 6

**THIS PAGE BLANK (USPTO)**



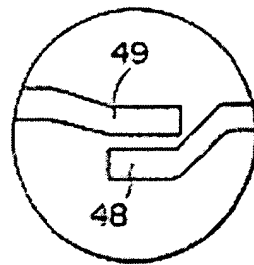


FIG. 7

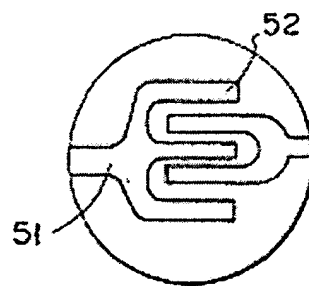


FIG. 8

**THIS PAGE BLANK (USPTO)**

6/6

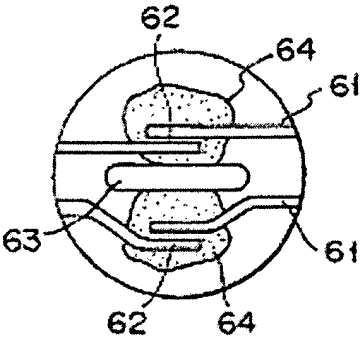


FIG. 9

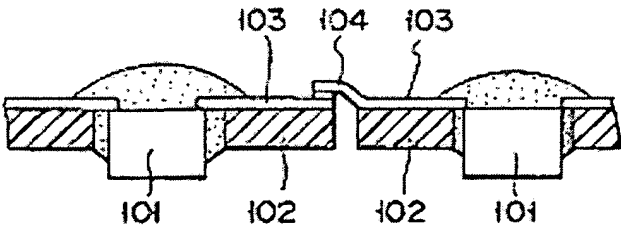


FIG. 10

THIS PAGE BLANK (USPTO)

(19) RÉPUBLIQUE FRANÇAISE  
INSTITUT NATIONAL  
DE LA PROPRIÉTÉ INDUSTRIELLE  
PARIS

(11) N° de publication :

(à n'utiliser que pour les  
commandes de reproduction)

2 662 896

(21) N° d'enregistrement national :

91 06599

(51) Int Cl<sup>5</sup> : H 05 K 1/18, 3/30; G 06 K 19/067

(12)

## DEMANDE DE BREVET D'INVENTION

A1

(22) Date de dépôt : 31.05.91.

(30) Priorité : 01.06.90 JP 14363690.

(43) Date de la mise à disposition du public de la  
demande : 06.12.91 Bulletin 91/49.

(56) Liste des documents cités dans le rapport de  
recherche : *Le rapport de recherche n'a pas été  
établi à la date de publication de la demande.*

(60) Références à d'autres documents nationaux  
apparentés :

(71) Demandeur(s) : Société dite: KABUSHIKI KAISHA  
TOSHIBA — JP.

(72) Inventeur(s) : Wada Kazunobu.

(73) Titulaire(s) :

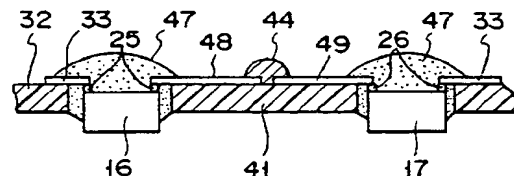
(74) Mandataire : Cabinet Beau de Loménie.

(54) Substrat de montage de composants électriques.

(57) L'invention concerne les structures de montage de  
composants électriques.

Un substrat supporte une unité centrale (16) et un circuit  
d'attaque de dispositif de visualisation (17). Un premier fil  
de connexion (48) allant de l'unité centrale (16) vers le cir-  
cuit d'attaque (17), et un second fil de connexion (49) allant  
du circuit d'attaque (17) vers l'unité centrale (16), sont for-  
més sur le substrat. L'unité centrale (16) et le circuit d'atta-  
que (17) sont connectés aux premier et second fils de  
connexion (48, 49) au moyen d'un élément (47) assurant  
un enrobage hermétique. La partie d'extrémité du premier  
fil de connexion (48) est connectée à celle du second fil de  
connexion (49) par une matière de brasage (44).

Application aux cartes à circuits intégrés.



FR 2 662 896 - A1



La présente invention concerne un substrat pour le montage de composants électriques sur lequel sont montés des composants électriques tels que des circuits à haut niveau d'intégration (ou LSI), et qui  
5 est utilisé par exemple pour des cartes à circuits intégrés.

De façon générale, chaque carte à circuits intégrés comporte un substrat sur lequel sont montés un certain nombre de circuits intégrés à haut niveau  
10 d'intégration, ou circuits LSI (composants électriques).

Lorsqu'on utilise des circuits LSI devant être connectés les uns aux autres, on les soumet à un contrôle de qualité avant de les incorporer dans une  
15 carte à circuits intégrés.

On utilise les deux procédés suivants pour le contrôle de qualité :

Comme le montre la figure 10, dans un premier procédé, on contrôle des circuits LSI 101 dans un  
20 état dans lequel ils sont montés sur des substrats respectifs 102, et ils sont ensuite connectés ensemble en connectant ensemble les substrats 102.

Dans un second procédé, des circuits LSI sont montés sur un substrat (non représenté), et ils  
25 sont ensuite contrôlés dans un état dans lequel ils sont connectés ensemble.

Cependant, le premier procédé est désavantageux du fait que les substrats 102 doivent être alignés avec une grande précision dans la mesure où ils sont connectés après l'accomplissement du contrôle de qualité  
30 des circuits LSI, et également du fait que la structure comportant deux substrats connectés peut facilement se rompre lorsqu'elle est courbée ou lorsqu'elle est exposée à un changement de température abrupt.

35 D'autre part, lorsqu'on contrôle les cir-

uits LSI dans la condition dans laquelle ils sont connectés ensemble, les problèmes suivants apparaissent :

5           Même si un défaut est détecté, il est impossible de déterminer celui des circuits LSI qui est défectueux.

10           En outre, lorsque des circuits LSI sont connectés, l'un des circuits LSI attaque l'autre. Pour effectuer un contrôle dans cet état, il est nécessaire de disposer d'une ligne de signal pour désigner un mode de test, ce qui signifie qu'il est nécessaire de prévoir un fil supplémentaire qui n'est pas utilisé après l'achèvement de la fabrication d'une puce.

15           De plus, des programmes sont nécessaires pour contrôler l'un des circuits LSI au moyen de l'autre, et pour présenter en sortie un résultat de contrôle. De plus, du fait que l'un des circuits LSI contrôle l'autre, le temps nécessaire pour effectuer le contrôle est inévitablement long.

20           Le but de l'invention est de procurer un substrat prévu pour le montage de composants électriques qui puisse être réalisé sans un alignement précis, et qui permette de contrôler indépendamment chacun des composants électriques qui sont montés sur le substrat.

25           Pour atteindre ce but, l'invention procure un substrat destiné à supporter des premier et second composants électriques, avec un intervalle interposé entre eux; un premier matériau conducteur, formé sur le substrat, qui s'étend du premier composant électrique vers le second composant électrique; un second matériau conducteur, formé sur le substrat, qui s'étend du second composant électrique vers le premier composant électrique, et qui comporte une partie d'extrémité qui est légèrement séparée du premier

matériau conducteur; des premiers moyens de connexion qui connectent le premier composant électrique au premier matériau conducteur et qui connectent le second composant électrique au second matériau conducteur; et des seconds moyens de connexion qui connectent ensemble des parties d'extrémité des premier et second matériaux conducteurs.

Selon un autre aspect, l'invention procure un substrat prévu pour le montage automatique de composants présentés en bande, ou substrat TAB pour "Tape Automated Bonding", supportant des premier et second composants électriques, avec un intervalle intercalé entre eux, les premier et second composants électriques comportant des électrodes; un premier circuit formé par un matériau conducteur et imprimé sur le substrat TAB, le premier circuit s'étendant du premier composant électrique vers le second composant électrique; un second circuit formé par un matériau conducteur et imprimé sur le substrat TAB, le second circuit imprimé s'étendant du second composant électrique vers le premier composant électrique, et ayant une partie d'extrémité légèrement espacée par rapport au premier circuit; des premiers moyens de connexion qui connectent le premier composant électrique au premier circuit, et qui connectent le second composant électrique au second circuit; et des seconds moyens de connexion qui connectent ensemble les parties d'extrémité des premier et second circuits imprimés.

D'autres caractéristiques et avantages de l'invention seront mieux compris à la lecture de la description qui va suivre de modes de réalisation préférés, donnés à titre d'exemples non limitatifs. La suite de la description se réfère aux dessins annexés dans lesquels :

La figure 1 est une vue en plan montrant une



unité centrale (UC) et un circuit d'attaque de diodes électroluminescentes (ou DEL) montés sur un substrat imprimé conforme au mode de réalisation de l'invention;

5 La figure 2 est une vue en plan montrant une carte à circuits intégrés dans laquelle le substrat imprimé est incorporé;

La figure 3 est une représentation éclatée montrant la structure interne de la carte à circuits intégrés;

10 La figure 4 est une vue en plan montrant la structure interne d'une carte à circuits intégrés, observée par le côté de sa face avant;

La figure 5 est une coupe montrant une unité centrale et un circuit d'attaque de diodes électrolu-  
15 minescentes, qui sont mutuellement connectés et sont montés sur le substrat imprimé;

La figure 6 est une vue en plan montrant la connexion entre l'unité centrale et le circuit d'attaque de diodes électroluminescentes qui sont représentés sur la figure 5;

20 La figure 7 est une vue en plan agrandie montrant une jonction de fils;

La figure 8 est une vue en plan agrandie montrant une première jonction de fils;

25 La figure 9 est une vue en plan agrandie montrant une seconde jonction de fils; et

La figure 10 est une coupe montrant un dispositif à cartes de circuit imprimé de type classique.

30 On va maintenant expliquer en détail la carte à circuits intégrés de l'invention, en se référant aux figures 1-9 qui montrent un mode de réalisation de celle-ci.

La figure 2 montre la carte à circuits intégrés. Cette carte à circuits intégrés est réalisée  
35 comme le montre la figure 3. Plus précisément, sur la

figure 2, la référence 1 désigne une plaquette avant qui comporte une piste magnétique 2, une fenêtre de visualisation 3, un clavier 4 et des ouvertures 5, à travers lesquelles font saillie des contacts 21 qu'on envisagera ci-après.

Une information personnelle ou professionnelle est enregistrée dans la piste 2. La fenêtre de visualisation 3 affiche par exemple un solde, une limite de temps ou des données professionnelles passées, lorsqu'on actionne le clavier 4.

Comme le montre la figure 3, une entretoise 6 est placée sous la plaquette avant 1, et elle comporte une ouverture 7 alignée avec la fenêtre de visualisation 3, ainsi qu'un ensemble d'ouvertures 8 dans lesquelles s'adaptent des touches du clavier 4, et une ouverture 9 qui est alignée avec l'ouverture 5 de la plaquette avant 1.

Des interrupteurs à membrane 10 sont placés sous l'entretoise 6, et ils peuvent être ouverts et fermés par le clavier 4.

Un substrat de circuit imprimé flexible 11 est placé sous les interrupteurs 10, et il est connecté à un substrat imprimé principal (substrat de type TAB) 12, ainsi qu'à une pile 13. Les interrupteurs à membrane 10 et un dispositif de visualisation à cristaux liquides 23 sont connectés au substrat imprimé principal 12. Le dispositif de visualisation 23 est aligné avec la fenêtre de visualisation 3 de la plaquette avant 1.

Une barrière en plastique 14 est placée sous le substrat de circuit imprimé, et elle forme une partie périphérique extérieure de la carte à circuits intégrés.

Une plaquette arrière 15 est placée sous la barrière en plastique 14.

Comme on le voit sur la figure 4 (la figure 4 montre le substrat TAB 12 vu par le côté de la plaquette arrière), une unité centrale 16 qui constitue le premier composant électronique d'une carte à circuits intégrés ayant diverses fonctions d'horloge, de traitement, etc., et un circuit d'attaque 17 du dispositif de visualisation à cristaux liquides 23, constituant le second composant électronique, sont montés sur le substrat 12, par une connexion automatisée pour composants présentés en bande (qu'on appelle ci-après connexion "TAB").

Le substrat de circuit imprimé 11 comporte en outre un réseau de condensateurs 18, un oscillateur à quartz (composant électronique 19, un condensateur de type plaquette, 20, des contacts 21 et un élément antistatique 22.

Les contacts 21 font saillie à partir de la plaquette avant 1, à travers l'ouverture 9 de l'entretoise 6 et les ouvertures 5 de la plaquette 1. Les contacts 21 sont connectés à des bornes internes d'un dispositif extérieur (non représenté), lorsque la carte à circuits intégrés est insérée dans ce dernier.

Le substrat imprimé principal 12 consiste en un support de couches 41, se présentant sous la forme d'une carte flexible ou d'une carte rigide, et il porte un circuit imprimé 32 consistant en une couche de cuivre conductrice imprimée sur le support, comme le montre la figure 5. L'unité centrale 16 et le circuit d'attaque de dispositif de visualisation à cristaux liquides 17 sont connectés au circuit 32 par l'intermédiaire de conducteurs 33 qui sont formés par gravure et dépôt de Sn ou Au, et cette connexion est réalisée par une technique de connexion de conducteurs intérieurs (ou ILB pour "Inner Lead Bonding").

Comme le montrent les figures 5 et 6, une

couche de cuivre est déposée sur le support de couches 41, et elle est ensuite gravée, pour former ainsi d'un seul tenant des premier et second fils de connexion 48 et 49 et des conducteurs 33. Chaque paire des premier et second fils de connexion 48 et 49, qui sont mutuellement alignés, ont leurs parties d'extrémité légèrement séparées l'une de l'autre. L'unité centrale 12 et le circuit d'attaque de dispositif de visualisation à cristaux liquide 17 sont connectés par la connexion ILB sur le support de couches 41 ayant la structure décrite ci-dessus. Ainsi, des électrodes (protubérances) 25 et 26 de l'unité centrale 16 et du circuit d'attaque de dispositif de visualisation à cristaux liquides 17 sont soudées par thermocompression à une température de 500°C, aux conducteurs 33, et elles sont ensuite enrobées par un élément d'enrobage 47 assurant l'herméticité. Ensuite, l'unité centrale 16 et le circuit d'attaque de dispositif de visualisation à cristaux liquides 17 sont contrôlés individuellement. Si on détermine qu'ils fonctionnent correctement, on fixe l'une à l'autre les parties d'extrémité de chaque paire des premier et second fils de connexion 48 et 49, à l'aide d'une matière de brasage 44 (seconds moyens de connexion). Le support de couches 41 est ensuite coupé selon la ligne de coupure 42, pour former ainsi le substrat 12.

Comme décrit ci-dessus, du fait que l'unité centrale 16 et le circuit d'attaque de dispositif de visualisation à cristaux liquides 17 sont soumis à un contrôle de qualité, avant que les fils 48 et 49 ne soient connectés ensemble, ces composants peuvent être contrôlés individuellement, et donc d'une manière habituelle, ce qui facilite considérablement le contrôle. En outre, du fait qu'un ensemble des unités centrales 16 et des circuits d'attaque de dispositif

de visualisation à cristaux liquides 17 sont supportés par un seul substrat imprimé 12, la structure résultante a une résistance mécanique suffisante pour ne pas être rompue, même lorsqu'elle est courbée ou sou-

5 mise à un changement de température abrupt.

Bien que les parties d'extrémité des fils 48 et 49 soient fixées par la matière de brasage 44 dans ce mode de réalisation, elles peuvent être fixées par un adhésif conducteur, une couche conductrice, un fil

10 de connexion ou un substrat de connecteur.

En outre, l'invention n'est pas limitée à ce mode de réalisation, et l'unité centrale 16 et le circuit d'attaque de dispositif de visualisation à cristaux liquides 17 peuvent comporter des fils 51 et

15 52 ayant la forme de fourches, connectés l'un à l'autre comme le montre la figure 8. Cette structure facilite et renforce la connexion des parties d'extrémité des fils 51 et 52.

En outre, comme le montre la figure 9, une

20 fente 63 constituant un moyen destiné à empêcher la formation d'une connexion, peut être formée entre des paires adjacentes des parties d'extrémité des fils conducteurs 61 et 62 de l'unité centrale 16 et du circuit d'attaque de dispositif de visualisation à cristaux liquides 17. Cette fente arrête l'écoulement de

25 la matière de brasage 64 qui fixe les fils 61 et 62, ce qui empêche qu'une paire de fils ne soit connectée électriquement à une autre paire de fils. La fente est un trou traversant que l'on forme en découpant le

30 substrat.

Il va de soi que de nombreuses modifications peuvent être apportées au dispositif et au procédé décrits et représentés, sans sortir du cadre de l'invention.

REVENDECATIONS

1. Substrat de montage de composants électriques, caractérisé en ce qu'il comprend : un substrat (12) destiné à supporter des premier et second composants électriques (16, 17), avec un intervalle  
5 intercalé entre eux; un premier matériau conducteur (48), formé sur le substrat (12), et s'étendant du premier composant électrique (16) vers le second composant électrique (17); un second matériau conducteur (49), formé sur le substrat (12), s'étendant du second  
10 composant électrique (17) vers le premier composant électrique (16), et ayant une partie d'extrémité qui est légèrement séparée du premier matériau conducteur (48); des premiers moyens de connexion (47) qui connectent le premier composant électrique (16) au premier  
15 matériau conducteur (48), et qui connectent le second composant électrique (17) au second matériau conducteur (49); et des seconds moyens de connexion (44) qui connectent ensemble des parties d'extrémité des premier et second matériaux conducteurs (48, 49).  
20

2. Substrat de montage de composants électriques selon la revendication 1, caractérisé en ce que chacun des premier et second matériaux conducteurs (48, 49) comprend un ensemble de fils.

25 3. Substrat de montage de composants électriques selon la revendication 2, caractérisé en ce qu'il comprend en outre des moyens empêchant une connexion (63), qui empêchent la connexion mutuelle de fils adjacents du premier matériau conducteur sous  
30 forme de fils (61), et qui empêchent également la connexion mutuelle de fils adjacents du second matériau conducteur sous forme de fils (62).

4. Substrat de montage de composants électriques, selon la revendication 3, caractérisé en ce  
35 que les moyens empêchant une connexion comprennent une

fente (63) qui est disposée entre les fils de chaque paire de fils adjacents des premier et second matériaux conducteurs sous forme de fils (61, 62).

5           5. Substrat de montage de composants électriques selon la revendication 1, caractérisé en ce que les parties d'extrémité respectives des premier et second matériaux conducteurs (48, 49) comprennent des configurations en forme de fourche qui sont destinées à s'interpénétrer.

10           6. Substrat de montage de composants électriques selon la revendication 4, caractérisé en ce que la fente comprend un trou traversant (63) qui est formé dans le substrat (12).

15           7. Substrat de montage de composants électriques, caractérisé en ce qu'il comprend : un substrat pour la connexion automatisée de composants présentés en bande, ou substrat TAB (12), qui supporte des premier et second composants électriques (16, 17), avec un intervalle intercalé entre eux, les premier  
20           et second composants électriques (16, 17) ayant des électrodes (25, 26); un premier circuit (48) constitué par un matériau conducteur et imprimé sur le substrat TAB (12), le premier circuit (48) s'étendant du premier composant électronique (16) vers le second composant électronique (17); un second circuit (49) constitué par un matériau conducteur et imprimé sur le  
25           substrat TAB (12), le second circuit (49) s'étendant du second composant électrique (17) vers le premier composant électrique (16), et ayant une partie  
30           d'extrémité qui est légèrement séparée du premier circuit (48); des premiers moyens de connexion (47) qui connectent le premier composant électrique (16) au premier circuit (48), et qui connectent le second composant électrique (17) au second circuit (49); et des  
35           seconds moyens de connexion (44) qui connectent mu-

tuellement les parties d'extrémité des premier et second circuits imprimés (48, 49).

5           8. Substrat de montage de composants électriques selon la revendication 7, caractérisé en ce que chacun des premier et second circuits (48, 49) comprend un ensemble de fils imprimés.

10           9. Substrat de montage de composants électriques selon la revendication 8, caractérisé en ce qu'il comprend en outre des moyens empêchant une connexion (63) qui empêchent que des fils adjacents du premier circuit (48) ne soient connectés l'un à l'autre, et qui empêchent également que des fils adjacents du second circuit (49) ne soient connectés l'un à l'autre.

15           10. Substrat de montage de composants électriques selon la revendication 7, caractérisé en ce que les premier et second circuits (48, 49) comprennent respectivement des parties d'extrémité ayant une configuration en fourche et qui sont destinées à s'interpénétrer.

20           11. Substrat de montage de composants électriques selon la revendication 9, caractérisé en ce que les moyens empêchant une connexion électrique comprennent une fente (63) qui est formée entre les fils de chaque paire de fils adjacents des premier et second circuits imprimés (48, 49).

25           12. Substrat de montage de composants électriques selon la revendication 10, caractérisé en ce que la fente comprend un trou traversant (63) qui est formé dans le substrat (12).



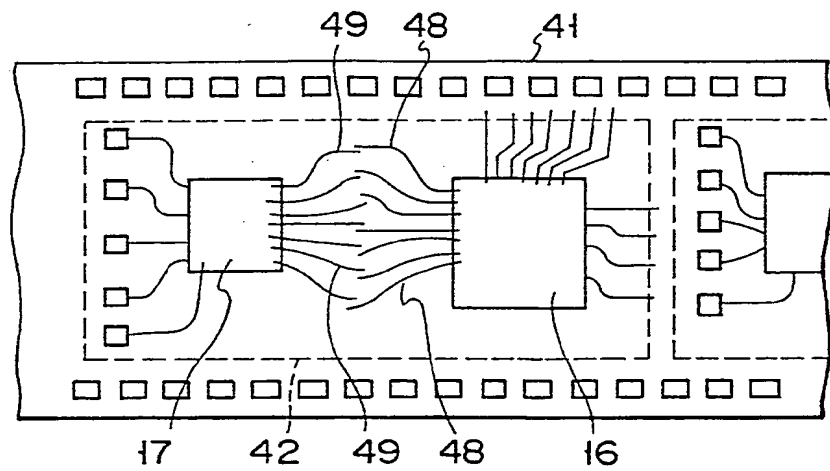


FIG. 4

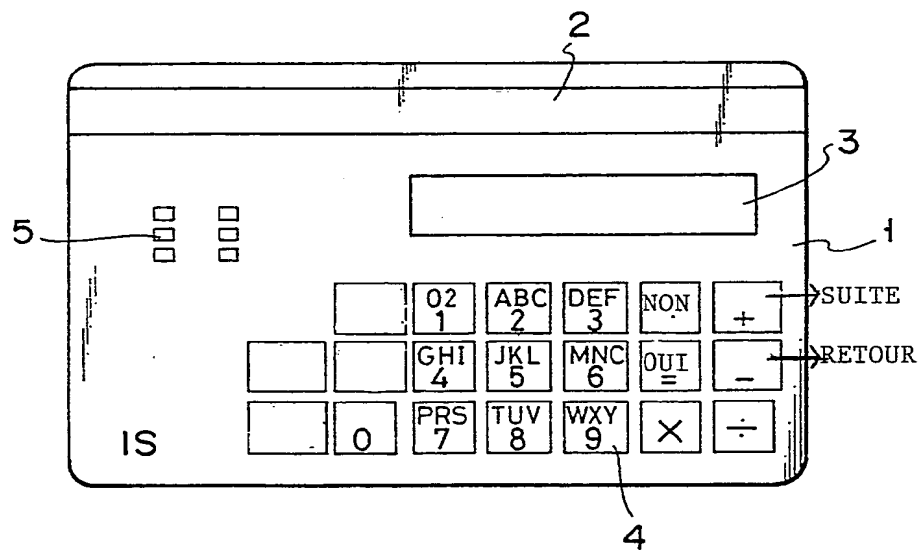


FIG. 2

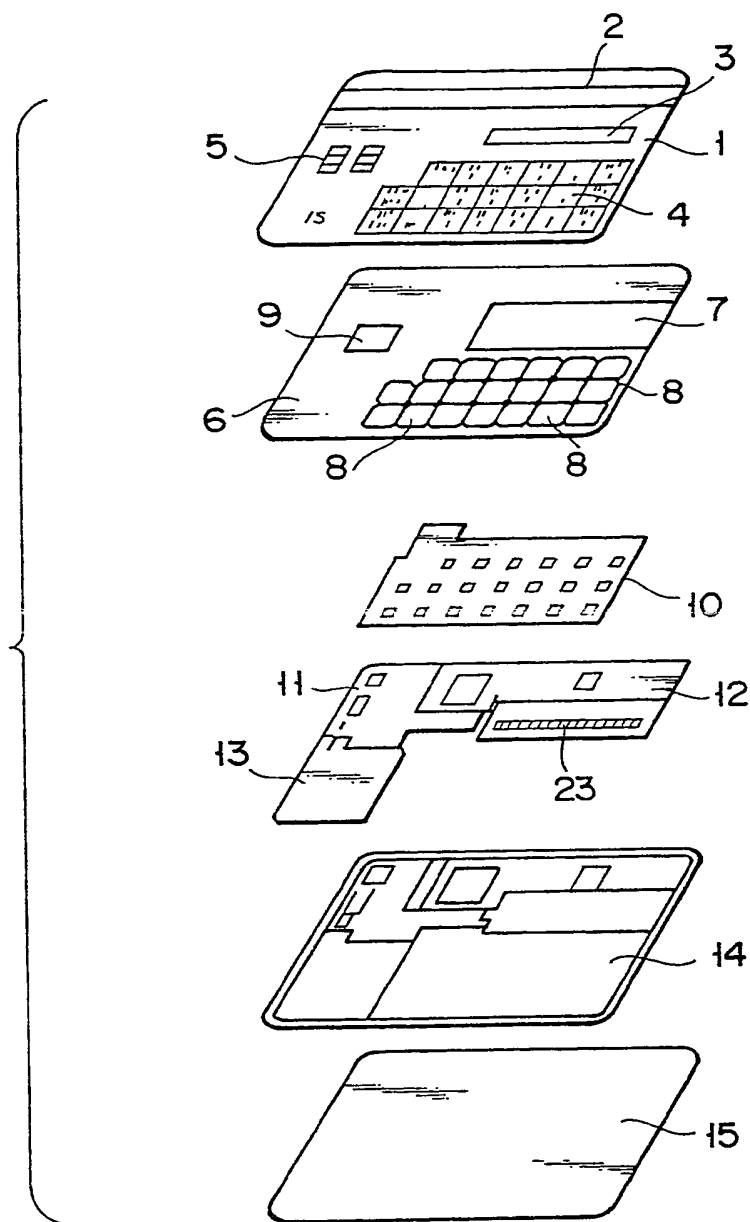


FIG. 3

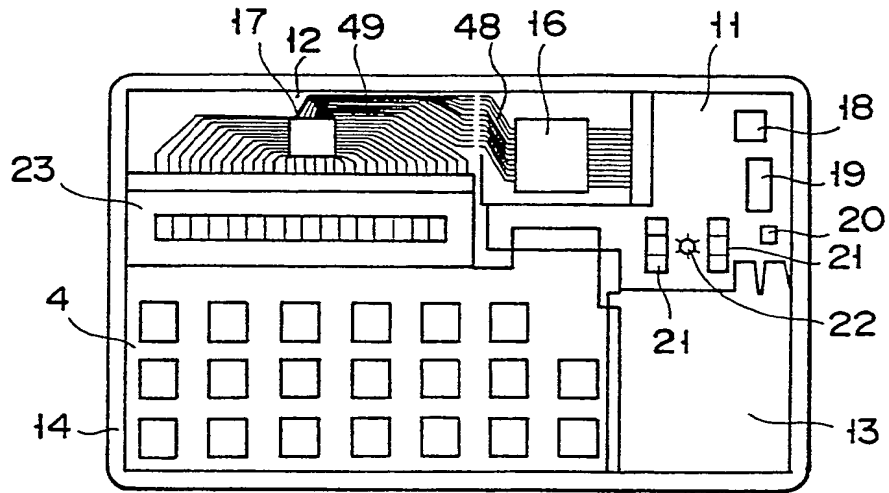


FIG. 4

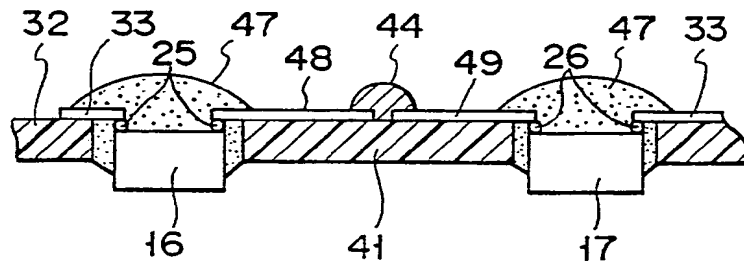


FIG. 5

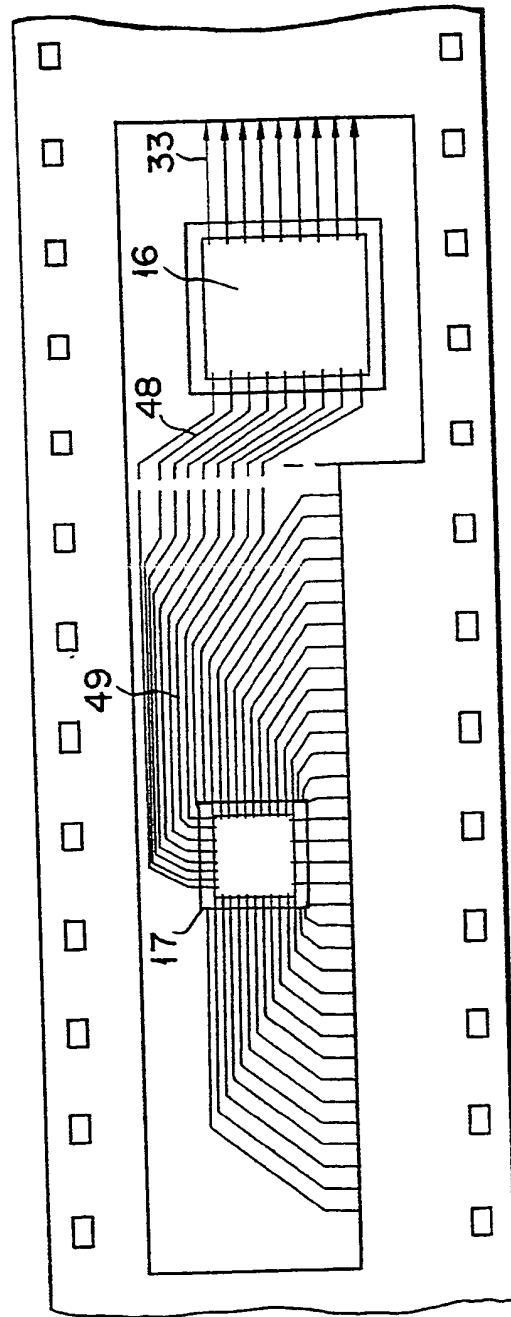


FIG. 6

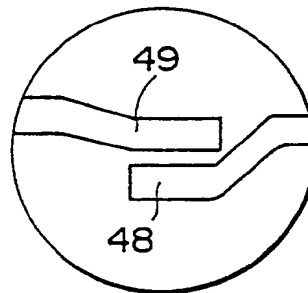


FIG. 7

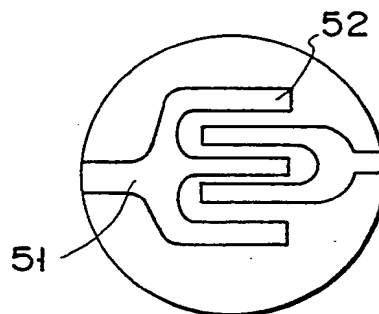


FIG. 8

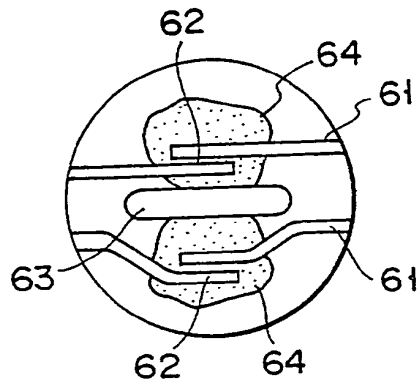


FIG. 9

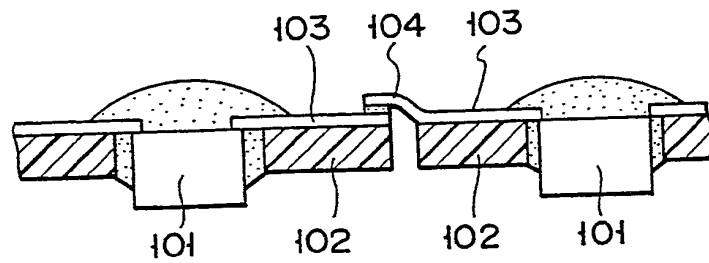


FIG. 10